

(11)Publication number : 2001-258245

(43)Date of publication of application : 21.09.2001

(51)Int.Cl.

H02M 3/24

(21)Application number : 2000-069728

(71)Applicant : NEC ENG LTD

(22)Date of filing : 14.03.2000

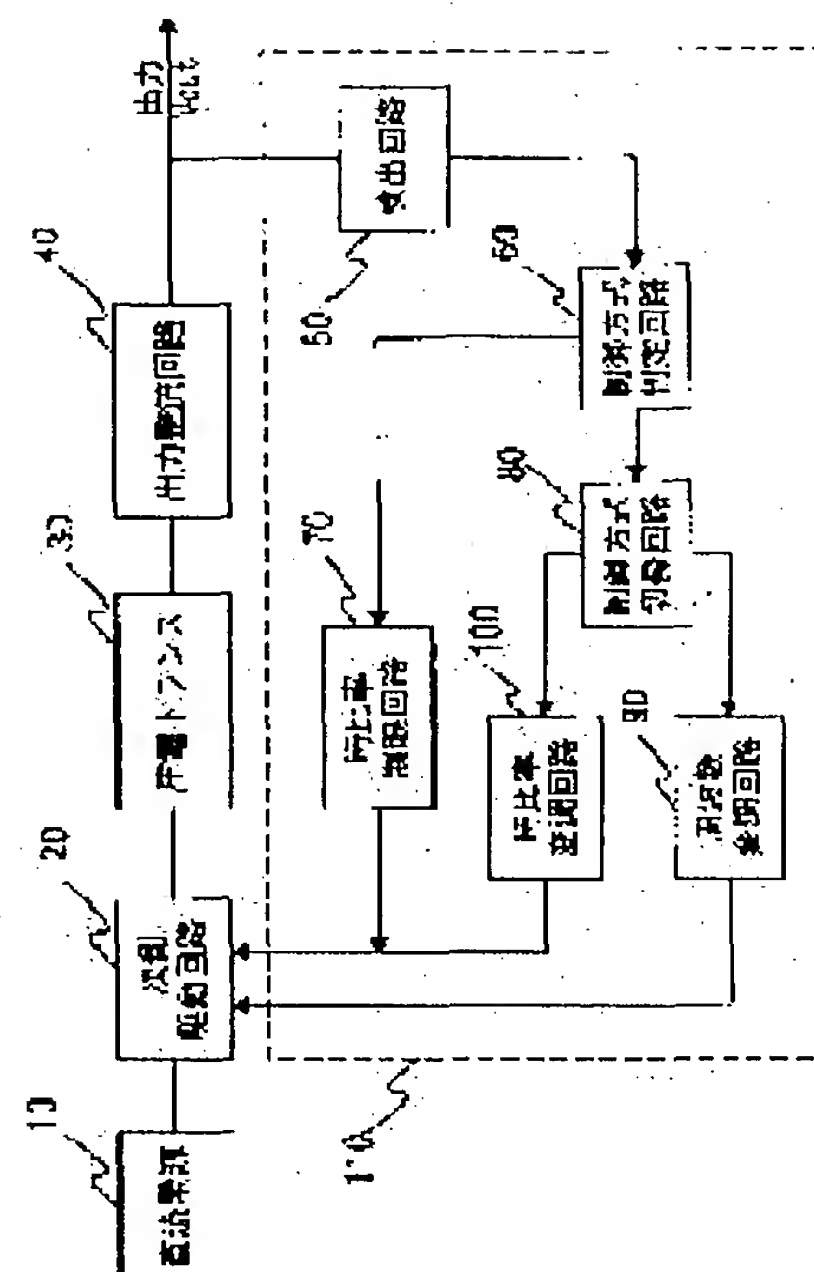
(72)Inventor : HAMAMURA SUNAO

(54) CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a converter for controlling an output voltage steadily in accordance with input voltages in a wide range and load variations.

SOLUTION: The converter includes a primary side drive circuit 20 with a high frequency switching, a voltage transformer 30 driven by the switching, an output rectifying circuit 40 connected on the secondary side, a detection circuit 50 for detecting the output voltage thereof, a control type judgment circuit 60 for carrying out frequency modulation or time-ratio modulation according to the detection signal, a frequency modulation circuit 90 for determining the operation frequency or the time ratio of the primary side drive circuit 20 according to the judgment signal or a control type switch circuit 80 for switching the operation of a time ratio modulation circuit 100, and a time ratio limiting circuit 70 for changing into a frequency modulation method and carrying out a time ratio limiting.



LEGAL STATUS

[Date of request for examination]

12.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001-258245

(P2001-258245A)

(43)公開日 平成13年9月21日(2001.9.21)

(51)Int.Cl.⁷

識別記号

F I

テ-マコ-ト*(参考)

H 0 2 M 3/24

H 0 2 M 3/24

H 5 H 7 3 0

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21)出願番号 特願2000-69728(P2000-69728)

(22)出願日 平成12年3月14日(2000.3.14)

(71)出願人 000232047

日本電気エンジニアリング株式会社

東京都港区芝浦三丁目18番21号

(72)発明者 浜村 直

東京都港区芝浦三丁目18番21号 日本電気

エンジニアリング株式会社内

(74)代理人 100081710

弁理士 福山 正博

Fターム(参考) 5H730 BB26 BB57 BB61 DD04 DD26

DD32 EE48 FD01 FG05 FG07

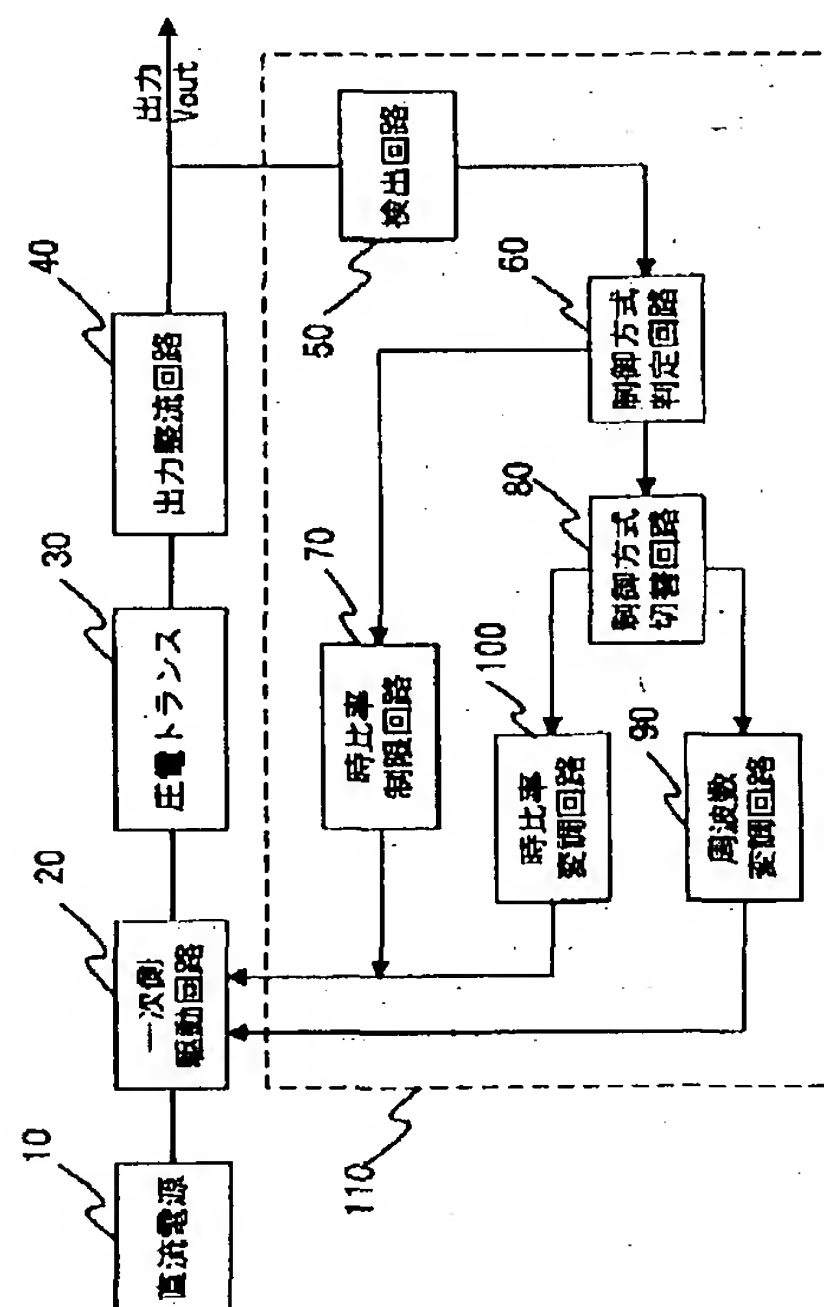
FG22 FG25

(54)【発明の名称】 コンバータ

(57)【要約】

【課題】広範囲の入力電圧および負荷変動に対応して出力電圧を安定に制御可能にするコンバータを提供する。

【解決手段】コンバータは、高周波スイッチングによる一次側駆動回路20、これにより駆動される圧電トランス30、その二次側に接続された出力整流回路40、その出力電圧の検出回路50、その検出信号に応じて周波数変調又は時比率変調を行う制御方式判定回路60、この判定信号に応じて一次側駆動回路20の動作周波数又は時比率を決定する周波数変調回路90又は時比率変調回路100の動作切替を行う制御方式切替回路80および周波数変調制御方式に切替ると同時に時比率制限を行う時比率制限回路70を備える。



【特許請求の範囲】

【請求項 1】 スイッチを含む一次側駆動回路、該一次側駆動回路により駆動されるトランスおよび該トランスの二次側に接続された出力整流回路を備え、前記一次側駆動回路の前記スイッチを周波数変調方式又は時比率変調方式で制御するコンバータにおいて、負荷に接続された検出回路からの検出信号に応じて周波数変調方式又は時比率変調方式を選択する制御方式判定回路と、該制御方式判定回路からの判定信号に応じて前記一次側駆動回路を周波数変調回路又は時比率変調回路に切替える制御方式切替回路と、前記周波数変調方式への切替えと同時に時比率制限を行う時比率制限回路とを備えることを特徴とするコンバータ。

【請求項 2】 前記制御方式判定回路は、ヒステリシス動作特性を有し、前記時比率変調方式から前記周波数変調方式への切替時又は前記周波数変調方式から前記時比率変調方式への切替時の制御間干渉を防止することを特徴とする請求項 1 に記載のコンバータ。

【請求項 3】 前記周波数変調回路は、前記検出信号と基準電圧とを比較する誤差増幅器および該誤差増幅器の出力を受けて可変周波数の三角波を発生する三角波発生器により構成されることを特徴とする請求項 1 又は 2 に記載のコンバータ。

【請求項 4】 前記制御方式切替回路は、前記制御方式判定回路の出力により前記周波数変調回路の前記誤差増幅器の出力をクランプすることを特徴とする請求項 3 に記載のコンバータ。

【請求項 5】 前記時比率制限回路は、前記制御方式判定回路の出力および電源間に直列接続された分圧器により構成されることを特徴とする請求項 1 乃至 4 のいずれかに記載のコンバータ。

【請求項 6】 前記時比率変調回路は、前記周波数変調回路からの前記三角波を前記検出回路からの前記検出信号又は前記時比率制限回路の出力電圧と比較する比較器で構成されることを特徴とする請求項 3、4 又は 5 に記載のコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はコンバータ、特に直流入力電源により駆動され負荷に一低出力電圧を供給する DC-DC コンバータの制御回路に関する。

【0002】

【従来の技術】 斯かるコンバータの出力電圧制御は、一般にトランス（変圧器）の共振特性原理を用いてパルス周波数変調（PFM: Pulse Frequency Modulation）制御方式が採用されている。図 7 は、トランスの出力負荷をパラメータとした場合の入力電圧（ V_{in} ）に対する出力電圧（ V_{out} ）比（ V_{out}/V_{in} ）の周波数特性を示す。図 7 に示す如く、軽負荷時（L1）から重負荷時（L2）に出力負荷が変動しても、トランスの駆動周波数を

f2 から f1 に調整することにより出力電圧の安定化を図っている。しかし、周波数変調制御方式の場合には、共振周波数のポイントを外れると、トランスの電力変換効率が低下する傾向があるので、広範囲な入力電圧と負荷の変動においては制御可能な限界が生じる。これに対し、例えば、ノートブック型 PC（パーソナルコンピュータ）用 AC/DC アダプタの如き世界共通で使用可能なコンバータでは、入力電圧は 90 Vac ~ 264 Vac および負荷は 0 ~ 100 % 変動においても、出力電圧を安定に制御可能なことが要求されている。

【0003】 斯かる要求に応えるために、例えば特開平 4-210773 号公報の「電気・機械変換トランスを用いたコンバータの制御法」（以下、第 1 従来技術という）に開示される如く、上述した周波数変調制御と時比率（又はパルス幅）変調（PWM: Pulse Width Modulation）制御との組み合わせで出力を安定に制御する方法が提案されている。斯かる特許公報に開示された従来技術は、図 8 に示す如く構成されている。即ち、高周波スイッチングによる一次側駆動回路 1 と、この一次側駆動回路 1 によって駆動される圧電トランス 2 と、このトランス 2 の二次側に接続された出力整流回路 3 と、この出力整流回路 3 の出力をフィードバックする検出増幅回路 4 を介して一次側駆動回路 1 のスイッチング周波数を可変する可変周波数発振器 5 および電圧・時比率変換回路 7 とを備えることによりコンバータの出力電圧制御を行うものである。一次側駆動回路 1 には、直流電源 6 から動作電力が供給される。

【0004】 また、別のコンバータが、特開平 9-51675 号公報の「広入力圧電トランスコンバータ」（以下、第 2 従来技術という）に開示されている。図 9 に示す如く、入力電源 11 の入力電圧 V_{in} の変動に応じて時比率の調整を行い、負荷 44 の変動に応じて周波数を可変する制御方式が提案されている。即ち、交互に ON/OFF する 2 個のスイッチ S1 および S2 により直流入力電圧 V_{in} をスイッチングして交流電圧を発生させるスイッチング回路 20 と、この交流電圧を滑らかにするフィルタ回路 27 と、このフィルタ回路 27 の交流出力電圧に応じて電圧を変換する圧電トランス 30 と、この圧電トランス 30 の交流出力電圧を整流平滑する整流平滑回路 40 と、この整流平滑回路 40 の直流出力電圧を検出する検出回路 50 と、この検出回路 50 の出力電圧によりスイッチング周波数を変調する周波数変調回路 90 と、この周波数変調回路 90 の出力交流信号に同期して上述したスイッチング回路 20 のスイッチ S1 および S2 を駆動させる駆動回路 21 と、直流入力電圧 V_{in} により駆動回路 21 の出力矩形波の時比率を変調する時比率変調回路 70 とを備えることによりコンバータの出力電圧制御を行うものである。

【0005】

【発明が解決しようとする課題】 ところが、上述した第

1 従来技術の制御方法では、周波数変調制御方式および時比率変調制御方式のどちらの制御方式を優先させるか又は制御間の干渉をどのように回避するか等の具体的な提案が全く開示されていない。

【0006】一方、上述した第2従来技術では、入力電圧 V_{in} の変動分をPWM手段で吸収し、出力電圧の変動分を周波数変調で制御する。そのため、入力電圧と出力電圧を検出するために2系統の検出回路が必要になり、回路構成が複雑になる。また、入力電圧 V_{in} の変動範囲が非常に広い場合には、高入力電圧時に検出回路で発生する電力損失が大きくなり、小型化の妨げになる。更に、負荷の変動に応じて、周波数が変動するので、コンバータから発生するノイズの基本波成分が変動する。従って、このノイズを低減又は除去するためのノイズフィルタの設計が困難である。

【0007】

【発明の目的】そこで、本発明の目的は、広範囲な入力電圧および負荷変動に対応して出力電圧を安定に制御するコンバータを提供することである。

【0008】

【課題を解決するための手段】本発明によるコンバータは、スイッチを含む一次側駆動回路、この一次側駆動回路により駆動されるトランスおよびこのトランスの二次側に接続された出力整流回路を備え、一次側駆動回路のスイッチを周波数変調方式又は時比率変調方式で制御するコンバータであって、負荷に接続された検出回路からの検出信号に応じて周波数変調方式又は時比率変調方式を選択する制御方式判定回路と、この制御方式判定回路からの判定信号に応じて一次側駆動回路を周波数変調回路又は時比率変調回路に切替える制御方式切替回路と、周波数変調方式への切替えと同時に時比率制限を行う時比率制限回路とを備える。

【0009】本発明のコンバータの好適実施形態例によると、制御方式判定回路は、ヒステリシス特性を有し、時比率変調方式から周波数変調方式への切替え又は周波数変調方式から時比率変調方式への切替え時の干渉を防止する。周波数変調回路は、検出回路の検出信号と基準電圧とを比較する誤差増幅器およびその出力を受けて可変周波数の三角波を発生する三角波発生器により構成される。また、制御方式切替回路は、制御方式判定回路の出力により周波数変調回路の誤差増幅器の出力をクランプする。時比率制限回路は、制御方式判定回路の出力および電源間に直列接続された分圧器により構成される。また、時比率変調回路は、周波数変調回路からの三角波を検出回路からの検出信号又は時比率制限回路からの出力電圧と比較する比較器により構成される。

【0010】

【発明の実施の形態】以下、本発明によるコンバータの好適実施形態例の構成および動作を、添付図を参照して詳細に説明する。

【0011】先ず、図1は、本発明によるコンバータの基本構成を示すブロック図である。このコンバータは、直流電源10、一次側駆動回路20、圧電トランス30、出力整流回路40、検出回路50、制御方式判定回路60、時比率制限回路70、制御方式切替回路80、周波数変調回路90および時比率変調回路100より構成される。ここで、検出回路50、制御方式判定回路60、時比率制限回路70、制御方式切替回路80、周波数変調回路90および時比率変調回路100は、制御回路110を構成する。

【0012】図2は、図1に示す基本構成によるコンバータの好適実施形態例の具体的回路図である。このコンバータの一次側駆動回路20は、アクティブクランプ回路22を含んでいる。このアクティブクランプ回路22は、インダクタ23と、このインダクタ23に直流電源11から直流入力電圧 V_{in} を周期的に接続する第1スイッチ(S1)24と、この第1スイッチ24がOFFしている間にインダクタ23の両端電圧を制限するキャパシタ25と、このキャパシタ25と直列接続された第2スイッチ(S2)26とから構成されている。

【0013】インダクタ23の両端に発生した電圧を、インダクタ27によるフィルタ回路で交流電圧に変換し、圧電トランス30に入力する。圧電トランス30は、共振周波数近傍の周波数成分のみを出力整流回路40が接続された二次側に伝達する。そのため、圧電トランス30の出力は、正弦波電圧になり、ブリッジ整流ダイオード41、フィルタ用コイル42およびフィルタ用コンデンサ43で構成される整流平滑回路40によって直流に変換される。この直流出力電圧 V_{out} は、負荷44に供給されると共に検出回路50に入力され、負荷44の出力電圧を検出する。この検出回路50からの検出信号に応じて一次側駆動回路20の駆動周波数変調するか時比率変調するかを制御方式判定回路60により決定する。この判定結果に基づいて周波数制御と時比率制御を切替える信号を制御方式切替回路80に送出する。また、周波数変調制御に切替ると同時に時比率制限を行う時比率制限回路70にも信号が送られ時比率制限を行う。図中、21はスイッチングトランジスタの駆動回路、31～35は圧電トランス30を構成するコンデンサ、コイル、抵抗を示す。

【0014】そして、本発明によるコンバータの制御回路110は、予め設定された周波数で一次側駆動回路20を動作させる。時比率変調回路100が優先的に動作しており、出力電圧を検出回路により検出された検出信号に応じて時比率変調回路100による制御から周波数変調回路90による制御に切替わる。また、この制御方式の切替時に、強制的に時比率制限回路70により時比率を固定する。更に、制御方式判定回路60にヒステリシス特性を有することにより、時比率変調方式から周波数変調方式への切替え時の制御間の干渉を防止すること

が可能になる。

【0015】次に、図3は、図1および図2に示すコンバータの制御回路110の詳細構成である。図3において、検出回路50は、負荷44に印加される出力電圧 V_{out} と第1基準電圧源(V_{ref1})52とを比較する誤差増幅器51により構成される。制御方式判定回路60は、誤差増幅器51の出力と第3基準電圧源(V_{ref3})62とを比較する誤差増幅器61で構成される。制御方式切替回路80は、誤差増幅器61の出力電圧に応じて周波数変調回路90に切替えるための第1抵抗器82およびトランジスタ81で構成される。時比率制限回路70は、誤差増幅器61の出力に応じて時比率変調回路100へ入力される電圧を決定するため直列接続された第2抵抗器71および第3抵抗器72による分圧器で構成される。時比率変調回路100は、誤差増幅器51の出力電圧 V_f と、時比率制限回路70からの電圧との低い電圧 V_L と、周波数変調回路90からの発振器電圧 V_x とを比較して出力する誤差増幅器101とで構成される。周波数変調回路90は、誤差増幅器51の出力電圧と第2基準電圧源(V_{ref2})94とを比較する誤差増幅器93、この誤差増幅器93の出力電圧に応じて周波数を可変する $V-f$ コンバータ(電圧対周波数変換器)92および発振器91で構成される。 $V-f$ コンバータ92お

$$|V_L| (1^{st}) = V_{in} 2 \sin D \pi / (1-D) \quad \cdots (2)$$

従って、時比率 D を調整することにより圧電トランス30の入力に印加される電圧が可変できる。

【0018】次に、図5の動作波形図を参照して、制御回路部110の動作を説明する。一次側駆動回路20の第1スイッチ(S_1)24および第2スイッチ(S_2)26の駆動信号は、スイッチングトランジスタ用駆動回路21からの駆動信号 V_d により駆動される。この駆動信号 V_d は、出力電圧に応じて検出回路50からの出力電圧 V_f 、この出力電圧 V_f に応じて制御方式判定回路60と時比率制限回路70とによって出力される低い電圧 V_L および周波数変調回路90内の発振器91の出力電圧 V_x を比較して得ている。上述した V_f が基準電圧源62からの第3基準電圧 V_{ref3} よりも低い場合($V_f < V_{ref3}$)には、誤差増幅器61の出力はH(高レベル)であるため、 V_L もHである。そして、誤差増幅器101の出力信号 V_o は、 V_f および V_x を比較器で比較することにより制御される。従って、 V_f の電圧に応じて V_d の時比率は、 D_1 、 D_2 、 D_3 の如く調整される。即ち、 V_f が V_{ref3} より低入力電圧領域においては、固定周波数で時比率を調整する時比率変調制御が行われることになる。

【0019】一方、 V_f の電圧が V_{ref3} の電圧よりも高い電圧領域の場合($V_f > V_{ref3}$)には、誤差増幅器61の出力は、図5に示す如くL(低レベル)となる。そこで、時比率制限回路70を構成する第2抵抗器71と第3抵抗器72によって V_{cc} を分圧した電圧 V_L が V_f よ

よび発振器91は、後述の如く一定振幅の三角波を発生する三角波発生器を構成する。

【0016】以下、本発明によるコンバータの実施形態例の動作を、図4に示す動作波形図を参照して説明する。図4(a)は第1スイッチ(S_1)24のゲート電圧、即ち V_{GS1} であり、(b)は第2スイッチ(S_2)26のゲート電圧、即ち V_{GS2} であり、(c)は第1スイッチ(S_1)のドレイン電圧、即ち V_{DS1} であり、(d)はインダクタ23の電圧、即ち V_L であり、(e)はトランス35の出力電圧、即ち V_2 である。先ず、アクティブクランプ回路22を使用するコンバータが第1スイッチ(S_1)24の時比率 D を調整することにより出力電圧 V_0 の安定化の制御が可能であることを説明する。インダクタ23の両端電圧 V_L は、図4(d)に示す如く、略台形波となり、その振幅は第1スイッチ(S_1)24の時比率を D とする時、式(1)で表せる。

$$V_L = V_{in} / 2 (1-D) \quad \cdots (1)$$

【0017】このため、この電圧 V_L を方形波と近似して、フーリエ級数展開した基本波成分のみの電圧がインダクタ27および圧電トランス30を介して出力されるため、その基本波成分の振幅は式(2)で表される。

り小さくなるので、時比率変調回路100の出力信号 V_d のパルス幅は(三角波の周波数が一定である限り)固定になる。このとき、誤差増幅器93が動作するので、周波数制御が行われる。また、制御方式判定回路60の誤差増幅器61は、ヒステリシス特性を有しているので、一旦時比率変調制御方式から周波数変調制御方式に切替わると V_f がある程度低下する必要があるため、制御方式を切替時の不安定動作は生じない。

【0020】次に、図6は、負荷電流 I_o を最大と最小にしたパラメータに対する、時比率 D と周波数 f の入力変動特性を示す。即ち、図6(A)は入力電圧(横軸)と時比率 D (縦軸)の関係を示し、図6(B)は入力電圧(横軸)と周波数 f の関係を示す。入力電圧を徐々に上昇させた場合の制御動作について説明すると、負荷電流が最小の場合、入力電圧が(a~b)の領域においては、固定周波数で時比率 D の調整を行う。一方、入力電圧がb以上の高入力電圧領域においては、固定な時比率 D で周波数の調整を行うことで、出力電圧 V_{out} の安定化制御を行っている。

【0021】以上、本発明によるコンバータの好適実施形態例の構成および動作を詳細に説明した。しかし、斯かる実施形態例は、本発明の単なる例示に過ぎず、何ら本発明を限定するものではない。特定用途に応じて、本発明の要旨を逸脱することなく種々の変形変更が可能であること、当業者には容易に理解できよう。

【0022】

【発明の効果】 上述の説明から明らかな如く、本発明のコンバータによると、負荷に供給される出力電圧を検出する共通（又は単一）の検出回路を使用して、広範囲の入力電圧変動および負荷変動に対して一次側駆動回路のスイッチを時比率変調方式および周波数変調方式に切り替えることにより、簡単且つ確実に出録電圧を一定に維持することが可能であるという実用上の顕著な効果が得られる。

【図面の簡単な説明】

【図 1】 本発明によるコンバータの基本原理の構成を示すブロック図である。

【図 2】 図 1 の原理に基づき構成して本発明によるコンバータの好適実施例の回路図である。

【図 3】 図 1 および図 2 に示すコンバータの制御回路の具体的構成を示すブロック図である。

【図 4】 図 2 に示すコンバータの主要部の動作波形図である。

【図 5】 図 3 に示す制御回路の動作を説明するための動作波形図である。

【図 6】 図 3 に示す制御回路の入力電圧対時比率 D および周波数 f の関係を示すグラフである。

【図 7】 従来のコンバータにおける圧電トランスの入力電圧対出力電圧の周波数特性図である。

【図 8】 従来のコンバータの基本構成を示すブロック図

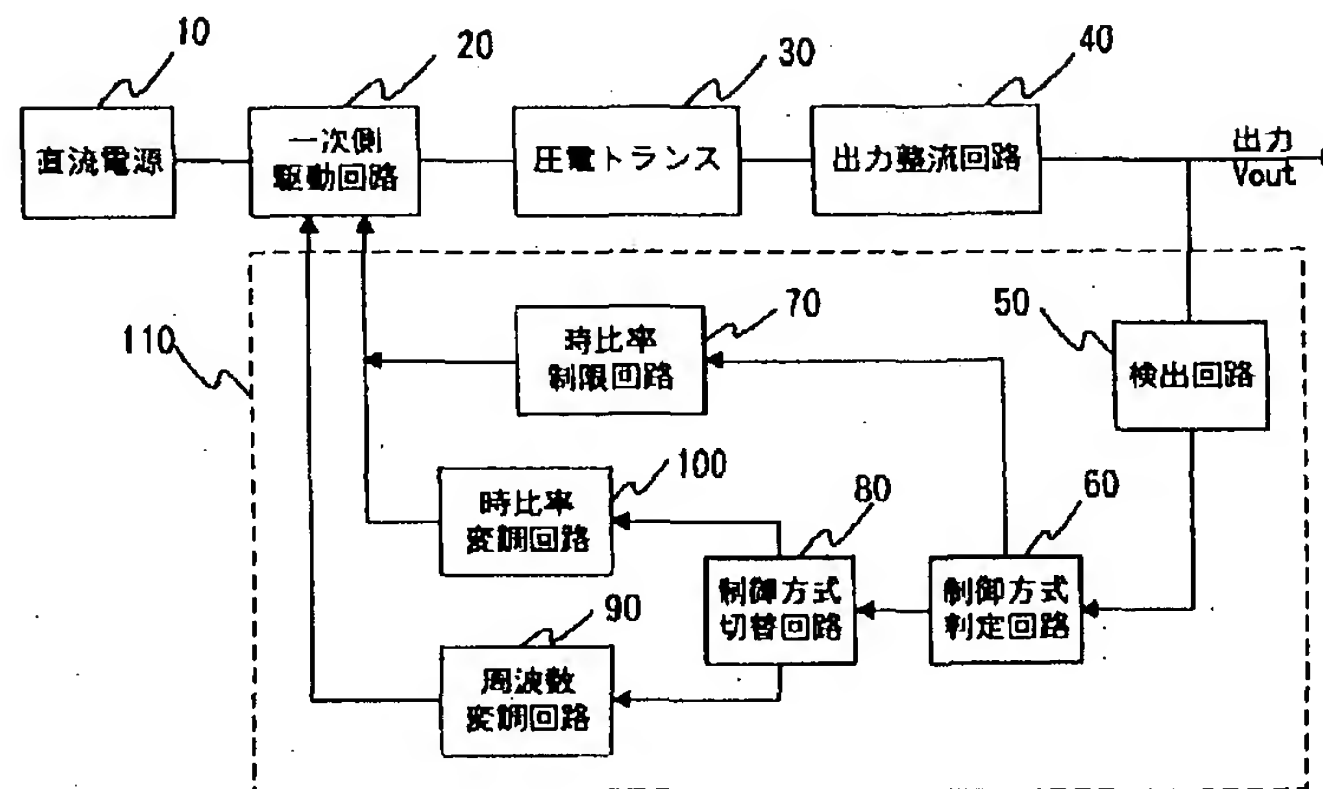
である。

【図 9】 図 8 に示す従来のコンバータの具体的回路図である。

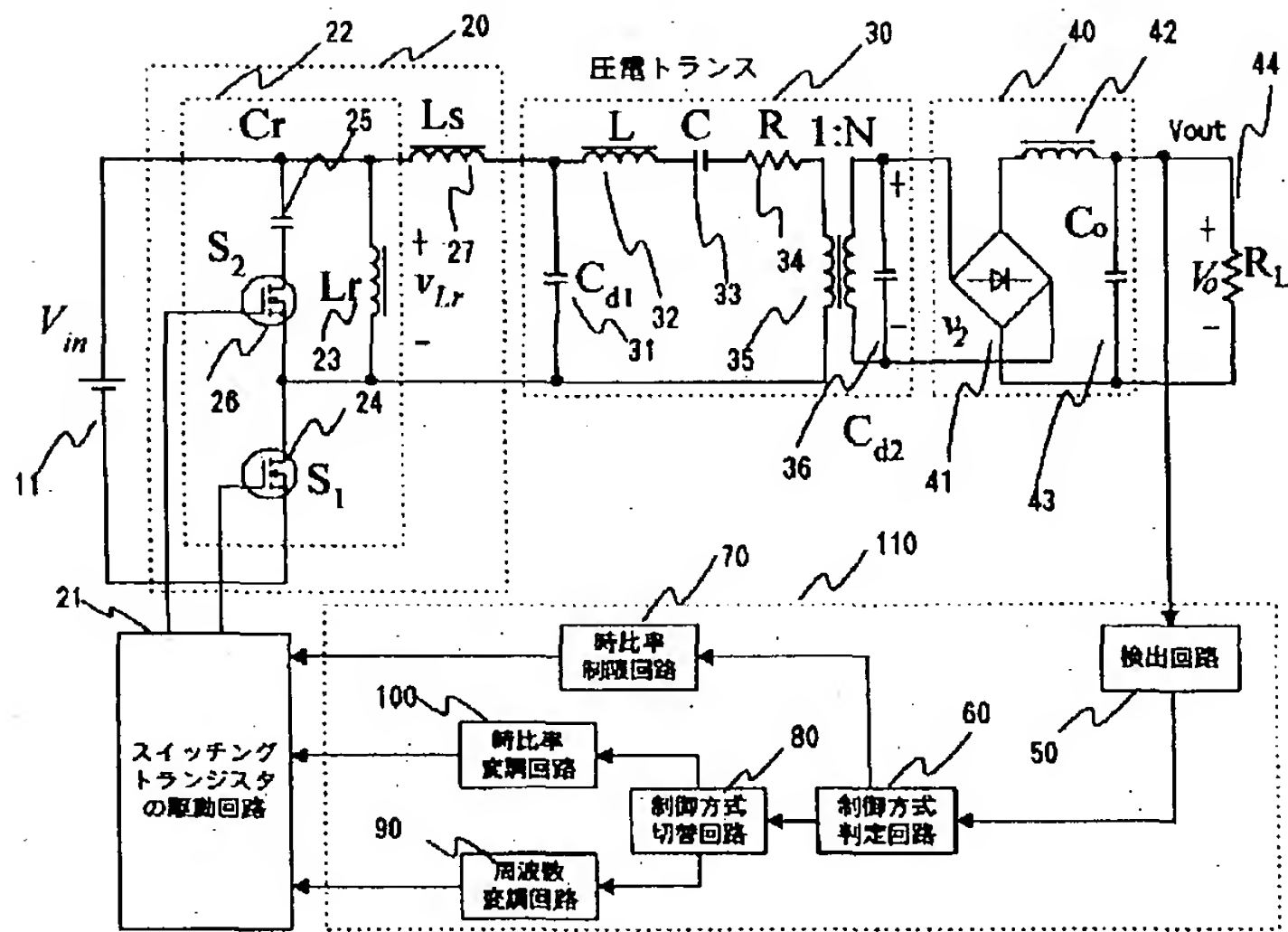
【符号の説明】

10	直流電源
11	入力電圧
20	一次側駆動回路（スイッチング回路）
21	スイッチングトランジスタの駆動回路（駆動回路）
24、26	スイッチ
30	圧電トランス
40	出力整流回路（整流平滑回路）
50	検出回路
51、61、93	誤差増幅器
52、62、94	基準電圧
60	制御方式判定回路
70	時比率制限回路
71、72	分圧抵抗
80	制御方式切替回路
90	周波数変調回路
91	発振器
92	V-f コンバータ
100	時比率変調回路
110	制御回路

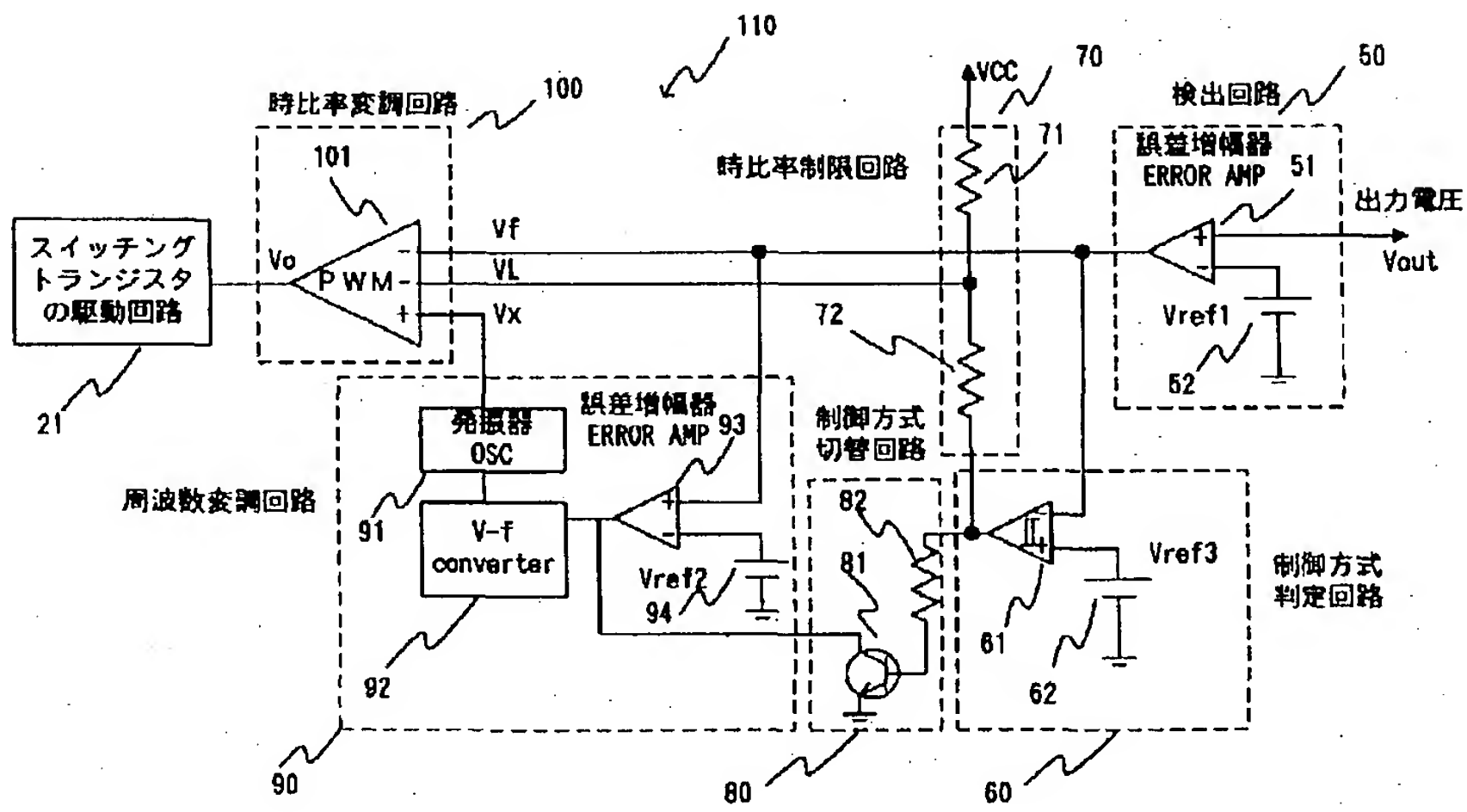
【図 1】



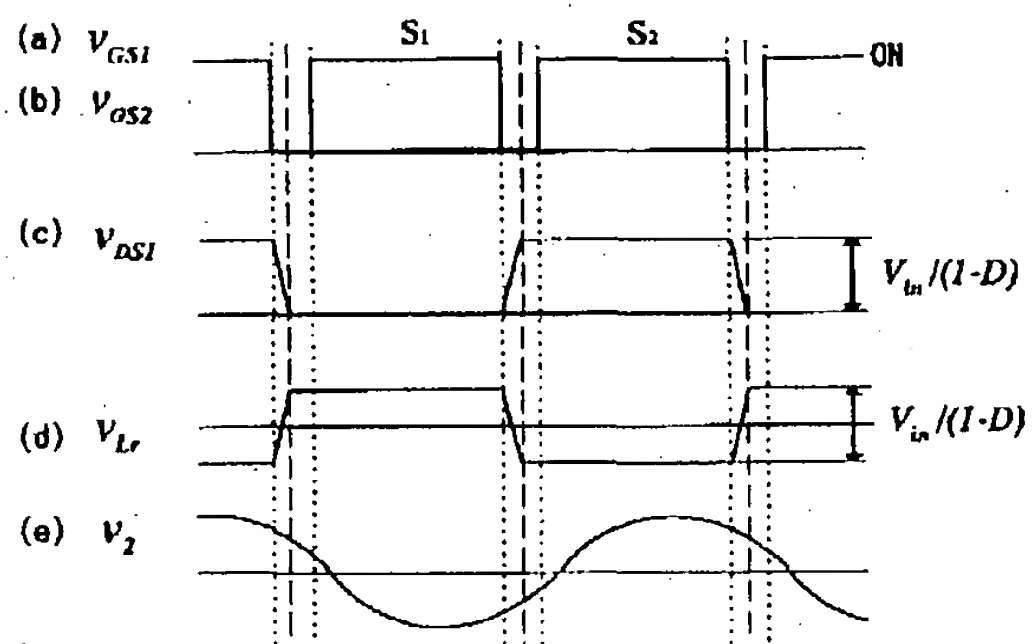
【図 2】



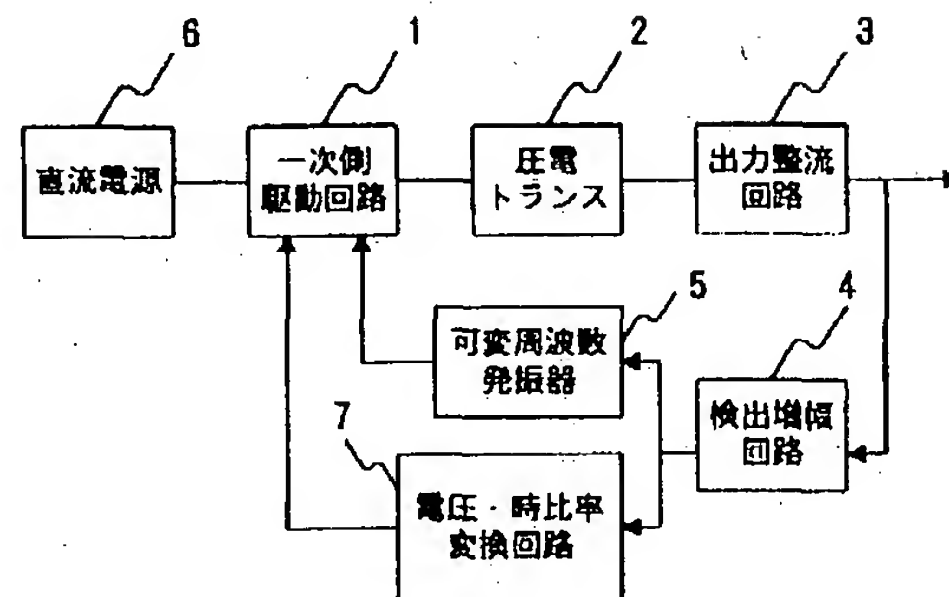
【图 3】



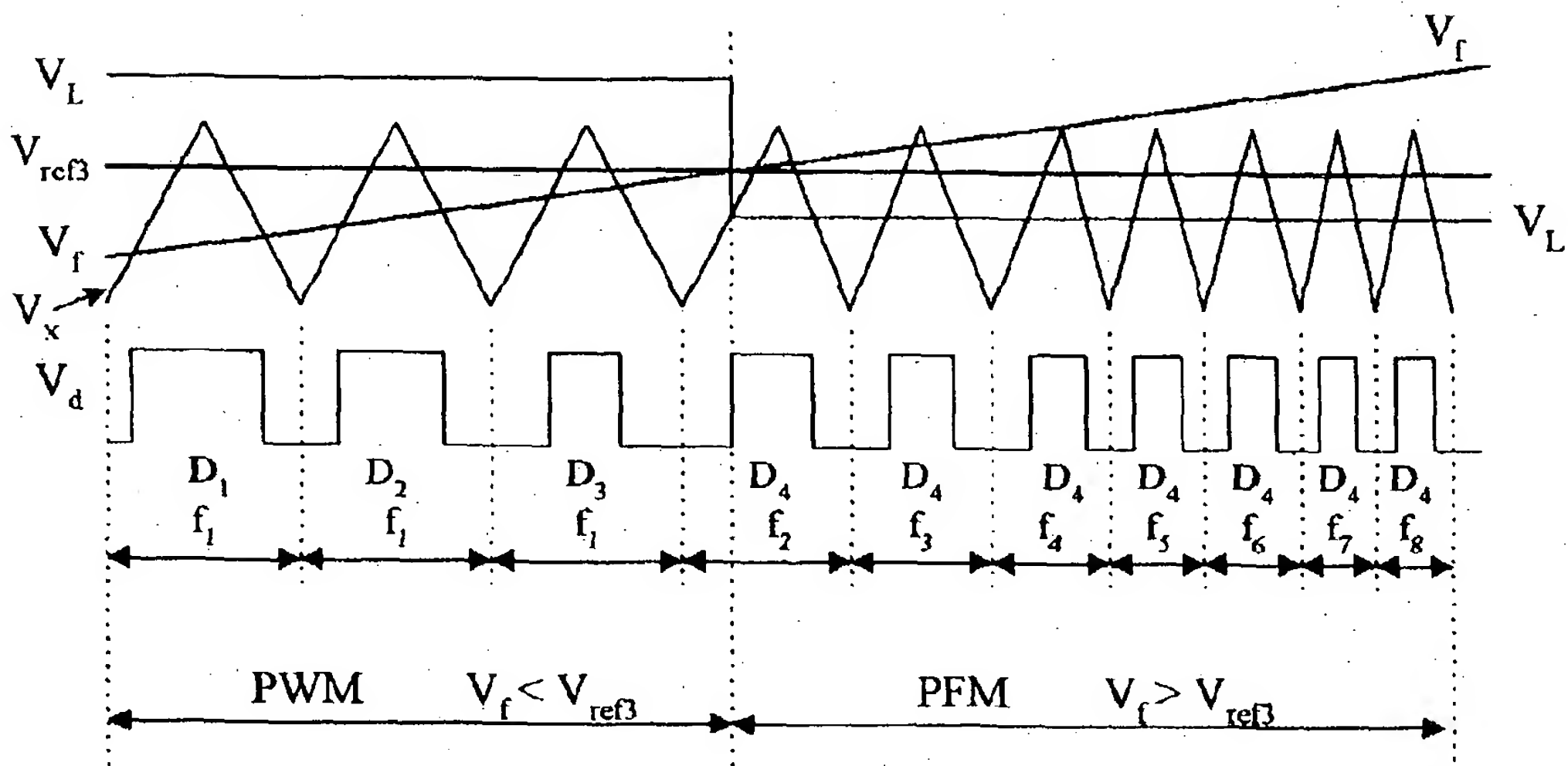
【図 4】



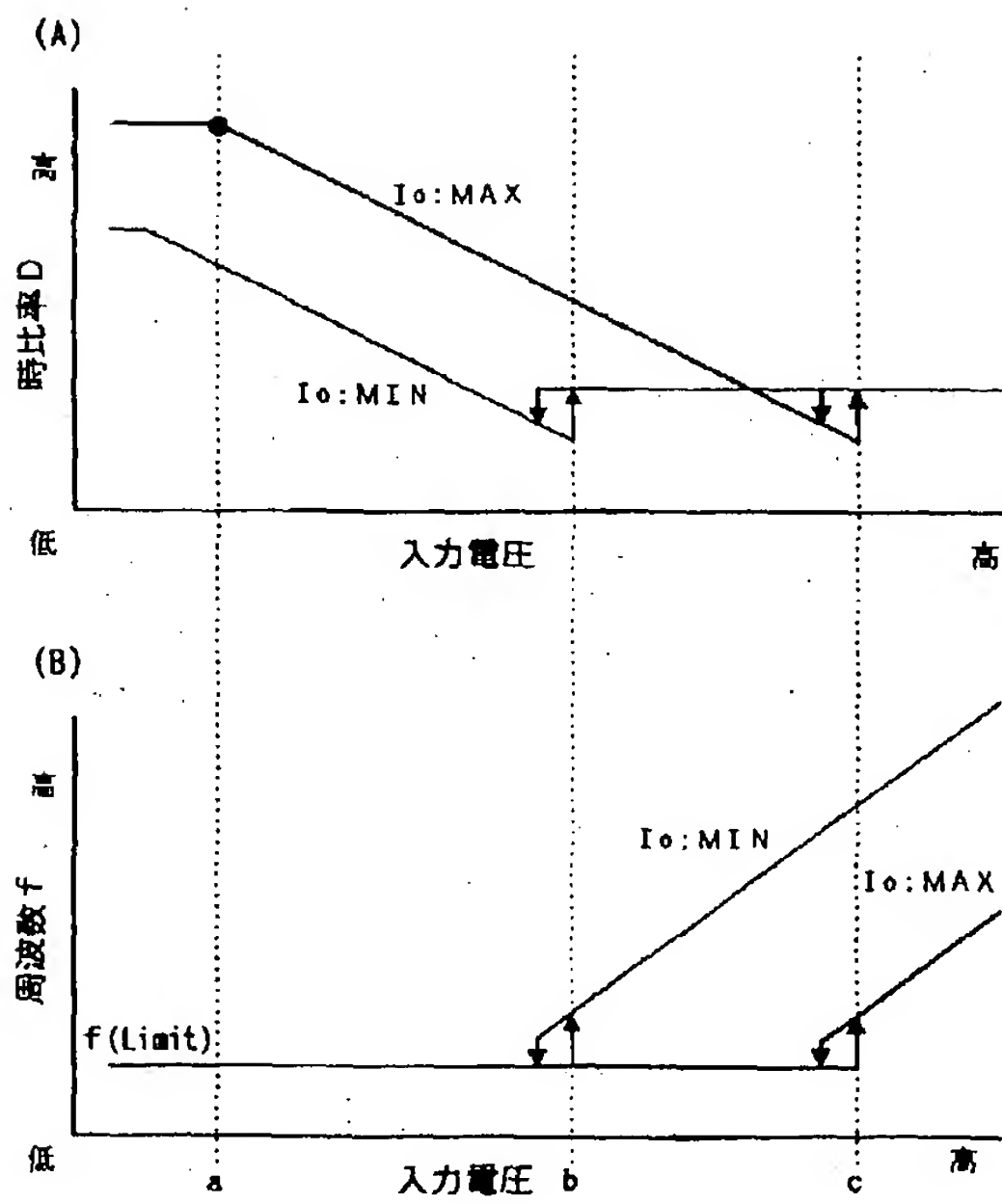
【图 8】



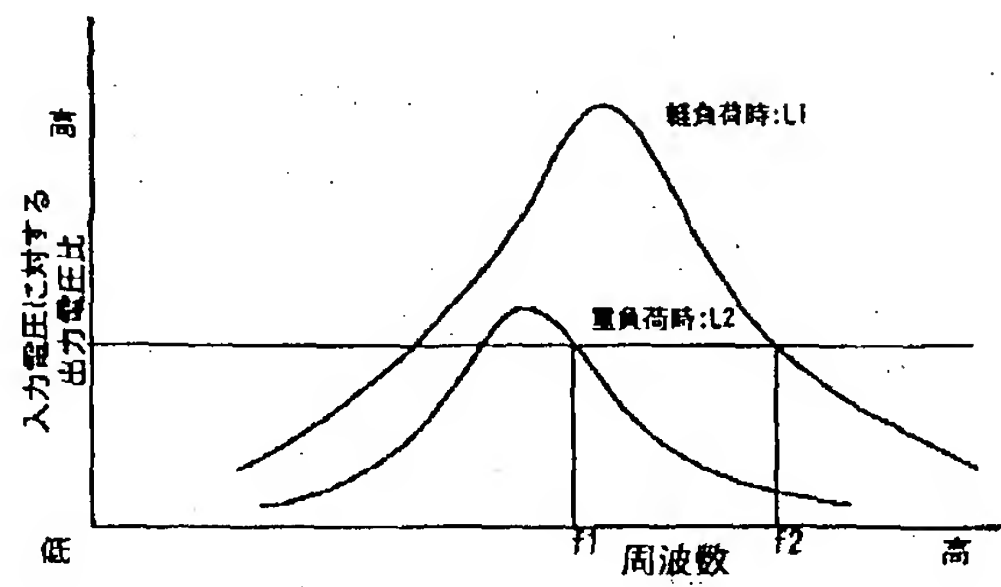
【図5】



【図6】



【図7】



【図 9】

